

PAT-NO: JP404218933A

DOCUMENT-IDENTIFIER: JP 04218933 A

TITLE: FLEXIBLE CIRCUIT BOARD AND LIQUID CRYSTAL
DISPLAY DEVICE

PUBN-DATE: August 10, 1992

INVENTOR-INFORMATION:

NAME

FURUICHI, KAZUAKI

KAMIMURA, MASARU

ASSIGNEE-INFORMATION:

NAME

SEIKO EPSON CORP

COUNTRY

N/A

APPL-NO: JP02402456

APPL-DATE: December 14, 1990

INT-CL (IPC): H01L021/60, G02F001/1345 , H01R009/09 , H05K001/11

US-CL-CURRENT: 349/150, 361/749

ABSTRACT:

PURPOSE: To dispense with a 2-layer printed circuit board by forming output terminals for connections with a display device on one side of a flexible printed circuit board carrying a LSI chip and forming input terminals on the two sides which are perpendicular to the selected side.

CONSTITUTION: Input terminals 2a-h for a flexible printed circuit board (COF) 4 are formed to be perpendicular to the output terminals 1 and parallel to other input terminals. After that, the signal wires 5B-G of a printed circuit board 8 which is a one-sided board not requiring upper and lower

continuity achieved by through holes are soldered to the input terminals 2a-h of COF 4. Further, a liquid crystal device 7 and output terminals 1 are connected by an anisotropic conductive adhesive agent.

COPYRIGHT: (C)1992,JPO&Japio

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-218933

(43) 公開日 平成4年(1992)8月10日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 1 1 R	6918-4M		
G 0 2 F 1/1345		9018-2K		
H 0 1 R 9/09	C	6901-5E		
H 0 5 K 1/11	C	6736-4E		

審査請求 有 発明の数 2 (全 3 頁)

(21) 出願番号 特願平2-402456
実願昭61-192635の変更
(22) 出願日 昭和61年(1986)12月15日

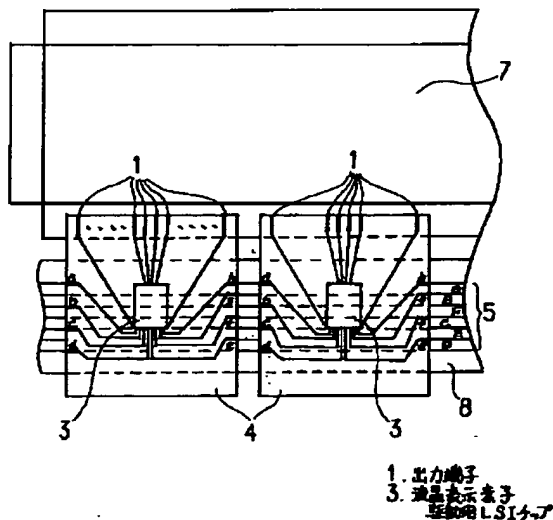
(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(72) 発明者 古市 一昭
長野県諏訪市大和3丁目3番5号セイコー
エプソン株式会社内
(72) 発明者 上村 優
長野県諏訪市大和3丁目3番5号セイコー
エプソン株式会社内
(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

(54) 【発明の名称】 フレキシブル回路基板および液晶表示装置

(57) 【要約】

【目的】 COF 4 を接続する基板 8 のスルーホールによる上下導通を不要とする。

【構成】 COF 4 の一辺に出力端子 1 を形成し、該出力端子 1 の辺と直交する二辺に入力端子が形成される。この COF 4 基板 8 上に配置し、信号線 5 と電気的接続する。



【特許請求の範囲】

【請求項1】 L S Iチップが搭載されたフレキシブル回路基板において、一辺には表示素子等に接続される出力端子が形成され、前記一辺と直交する二辺には入力端子が形成されてなることを特徴とするフレキシブル回路基板。

【請求項2】 一辺には表示素子等に接続される出力端子が形成され、前記一辺と直交する二辺には入力端子が形成されてなるフレキシブル回路基板を用いて、液晶表示素子の電極端子と前記出力端子、および基板の信号線と前記入力端子を電氣的接続したことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、液晶表示装置に用いられるフレキシブル回路基板に関する。

【0002】

【従来の技術】 従来の液晶表示装置等に用いられるフレキシブル回路基板（以下COFと略す）は、液晶表示素子駆動用のL S Iチップが搭載されており、図4に示すように入力端子a～hが出力端子1に対し平行に配置されていた為、スルーホール6による上下導通をとった2層基板を用いて、入力端子a～hと信号線B～Gを接続していた。

【0003】 図5は、図4の概略図で液晶表示装置を展開した状態を示してあり、完成体にする場合は、基板8とCOF4を液晶表示素子7の裏側に折り曲げZとZ'をハンダ付等で接続する。

【0004】

【発明が解決しようとする課題】 しかし、前述の従来技術では、COF4の入力端子2 a～hは信号線B～Gに対して平行に配置されている為端子a～hと信号線5 B～Gを接続する場合、他の信号線と直交を避ける為スルーホール6による上下導通をとった2層基板が必要となっていた。この為このような2層基板を使用した液晶表示装置は高価な物になるという問題点を有する。そこで本発明はこのような問題点を解決するもので、その目的とするところは2層基板を不要とするフレキシブル回路基板および安価で信頼性の高い液晶表示装置を提供することにある。

【0005】

【課題を解決するための手段】 本発明のフレキシブル回路基板は、L S Iチップが搭載されたフレキシブル回路基板において、一辺には表示素子等に接続される出力端子が形成され、前記一辺と直交する二辺には入力端子が形成されてなることを特徴とする。

【0006】 本発明の液晶表示装置、は一辺に表示素子等に接続される出力端子が形成され、前記一辺と直交する二辺には入力端子が形成されてなるフレキシブル回路基板を用いて、液晶表示素子の電極端子と前記出力端

子、および基板の信号線と前記入力端子を電氣的接続したことを特徴とする。

【0007】

【実施例】 図1は、本発明の一実施例におけるCOF4の配線図であって入力端子2のa～hを出力端子1に対して垂直かつ各入力端子同志が平行に配置されている。入力端子2のaとhが同一線上に位置しているのは、各COF4をカスケード接続する為である。また、カスケード接続をしない場合は左右どちらか一方に入力端子を集約して配置することが可能である。

【0008】 図2は、上記COFを使用した液晶表示装置の詳細図であって入力端子を出力に対し垂直にかつ各入力端子が平行に配置してある為、信号線5のB～Gに対して平行となり、接続する基板8は、スルーホールによる上下導通を必要としない片面基板である。信号線5のB～GとCOFの入力端子a～hはハンダ付等で接続する。液晶表示素子7と出力端子1とは異方性導電性接着剤等で接続する。

【0009】 図3は、図2の概要図であって液晶表示装置を展開した状態を示してあり、完成体にする場合は、基板8とCOFと4を液晶表示素子7の裏側に折り曲げZとZ'をハンダ付等で接続する。

【0010】 以上のように構成したことにより、基板8は片面のみにパターン形成すればよいので製造が容易且つ工程の短縮を可能とした。このため液晶表示素子のコスト低減が達成された。

【0011】 又、COF4に実装されるL S Iチップ3が基板8上の位置にくるので、液晶表示素子を完成体にするためCOF4を折り曲げる工程においても基板8に支えられて、折り曲げによる不良やL S Iチップ3への衝撃を防止するという効果を有している。

【0012】 さらに、COF4と基板8との接続が1枚のCOFについて対向する二辺上でなされるので強固な接続となっている。

【0013】

【発明の効果】 以上述べたように本発明によれば、片面のみのパターン形成された基板を使用できるのでコストの低減を図ることが可能となった。

【0014】 又、COFと基板との接続も強固になり高信頼性の液晶表示装置が得られる。

【図面の簡単な説明】

【図1】 本発明のフレキシブル回路基板の一例を示す図。

【図2】 本発明の液晶表示装置の要部拡大図。

【図3】 本発明の液晶表示装置の概略図。

【図4】 従来の液晶表示装置の要部拡大図

【図5】 従来の液晶表示装置の概略図。

【符号の説明】

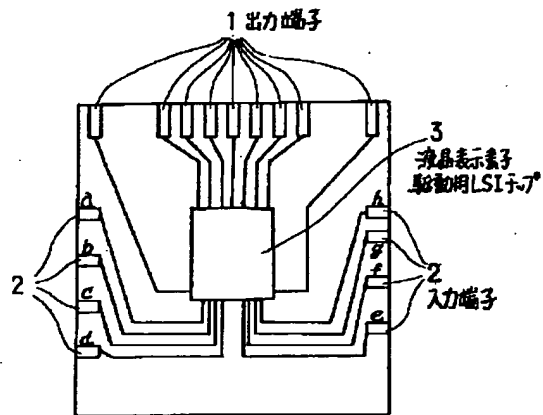
1 出力端子

2 入力端子

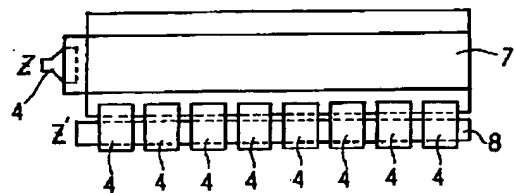
- 3 LSIチップ
4 COF
5 信号線

3

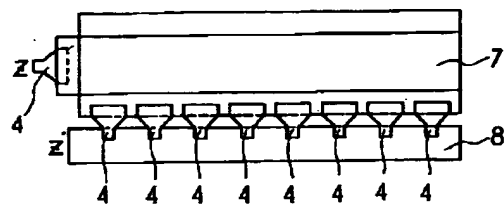
【図1】



【図3】



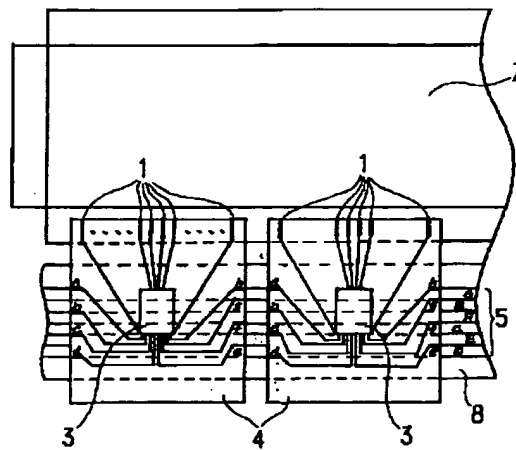
【図5】



- 6 スルーホール
7 液晶表示素子
8 基板

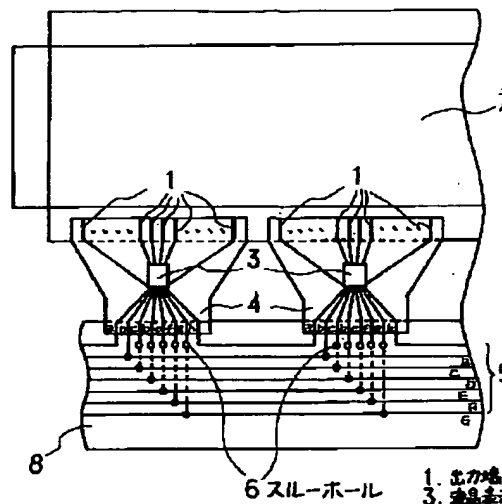
4

【図2】



1. 出力端子
3. 液晶表示素子
駆動用LSIチップ

【図4】



- 6 スルーホール
1. 出力端子
3. 液晶表示素子
駆動用LSIチップ